

СИСТЕМИ ФАЗОВОГО АВТОМАТИЧНОГО ПІДСТРОЮВАННЯ ЧАСТОТИ З ВИКОРИСТАННЯМ АКТИВНОЇ ІНДУКТИВНОСТІ НА ОСНОВІ НАПІВПРОВІДНИКОВИХ СТРУКТУР

¹ Вінницький національний технічний університет

Анотація

У даному тексті описано процес обговорення та об'єднання конструкції різних блоків у замкнуту систему для створення системи ФАПЧ. Також проведено моделювання самої системи ФАПЧ та порівняно результати з іншими дослідженнями. Додатково, в цьому розділі надається пояснення схеми роботи будь-якого блоку, включаючи схему скидання та буфер для приводу колодок.

Ключові слова: гібридні фазочастотні детектори, КМОП-схема, низькочастотний ФАПЧ, тактова частота, фазо-частотний детектор, контурний фільтр, високочастотна схема ФАПЧ, високочастотний фазочастотний детектор, швидкість блокування, системи фазового автопідлаштування.

Abstract

This text describes the process of discussing and combining the design of various blocks into a closed system to create a PLL system. Simulation of the PLL system itself was also carried out and the results were compared with other studies. In addition, this section provides an explanation of the operation of any block, including the reset circuit and the pad drive buffer.

Keywords: hybrid phase-frequency detectors, CMOS circuit, low-frequency PLL, clock frequency, phase-frequency detector, loop filter, high-frequency PLL circuit, high-frequency phase-frequency detector, locking speed, phase auto-tuning systems, qualizer, frequency characteristic, control band, filter, audio signal.

Вступ

У сучасному світі, швидкість обробки і передачі даних визначає ефективність та продуктивність багатьох систем. З метою покращення якості та швидкості обробки сигналів, системи фазового автоматичного підстроювання частоти (ФАПЧ) з активною індуктивністю на основі напівпровідникових структур здобули широке визнання в сучасній технологічній галузі. Ця концепція дозволяє досягнути високої точності в автопідлаштуванні частоти, що відображається в ефективній передачі даних та оптимізації енергетичних ресурсів[1].

У цьому контексті, робота присвячена дослідженню, розробці та оптимізації систем ФАПЧ на основі активної індуктивності, що використовується для регулювання частоти. Представлені у цьому доповіді результати проведеного дослідження демонструють потенціал та ефективність запропонованих гібридних фазочастотних детекторів (ФЧД), реалізованих на основі КМОП-схеми 0,13 мкм [2].

Результати аналізу низько- та високочастотних схем ФАПЧ, їхніх характеристик та ефективності блокування свідчать про важливість оптимізації та удосконалення вже існуючих технологій. Передбачається, що дані дослідження сприятимуть розвитку більш ефективних систем у майбутньому.

Результати дослідження

Низькочастотна схема ФАПЧ розроблена лише як схема підтвердження концепції для фазо-частотного детектора і не була оптимізована. Він також не має можливості перемикання смуги пропускання, і в ньому перемикання між двійковим і лінійним фазовим детектором здійснюється вручну. Для низькочастотної ФАПЧ всі ці блоки перероблені. Оскільки ми не знімали цю конструкцію на стрічку, тут не повідомляється про буфер для керування контактними площадками, а також про схеми ініціалізації.

У цій ФАПЧ генератор керований напругою (ГКН) має діапазон налаштування від 3,85 ГГц до

приблизно 5,05 ГГц [3]. На рисунку 1 показано зразок блокування, коли вхідна частота становить 2,32 ГГц. Отримана тактова частота становить 4,65 ГГц.

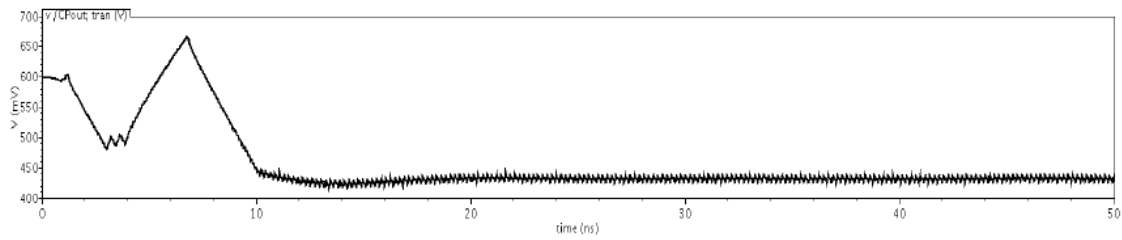


Рисунок 1 - Блокування вибірки низькочастотної ФАПЧ

ФАПЧ блокується з (детермінованим) тремтінням 2,2 пс, як показано на діаграмі на рисунку 2. Він також споживає потужність 42,6 мВт від джерела живлення 1,2 В

Діапазон блокування ФАПЧ становить приблизно 1,1 ГГц. Щоб показати це, на рисунку 3 показано керуючу напругу ГКН системи ФАПЧ, де вхідна частота становить приблизно 1,95 ГГц.

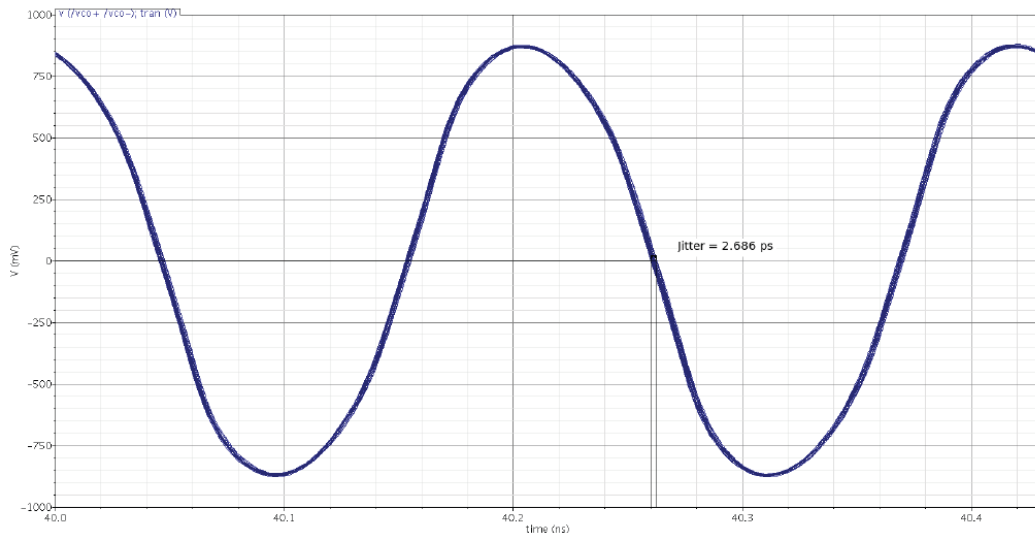


Рисунок 2 - Тремитіння низькочастотної ФАПЧ

Крім того, щоб продемонструвати ефективність частотного детектора, ми застосували сигнал, частота якого набагато нижча, ніж у тактового сигналу.

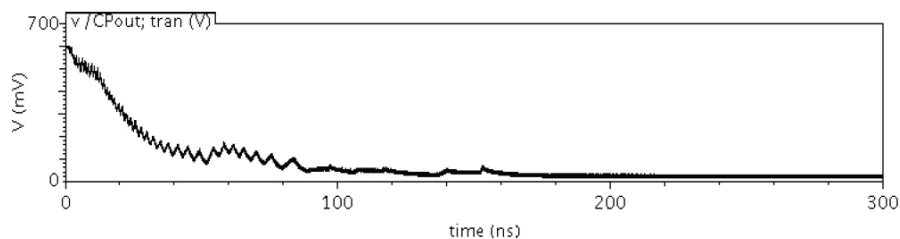


Рисунок 3 - Мінімальна керуюча напруга ГКН у низькочастотній системі ФАПЧ

Незважаючи на те, що ФАПЧ не блокується, фазового детектора повинен зменшити керуючу напругу ГКН якомога більше. Фактично це відбувається на рисунку 4.

Робота вищезазначеної системи ФАПЧ починається з гібридної системи фазові/частотні детекторів. Два вентиля MUX використовуються для вибору вихідних сигналів лінійного або двійкового фазового детектора. Частотний компаратор є блоком, відповідальним за вибір [4].

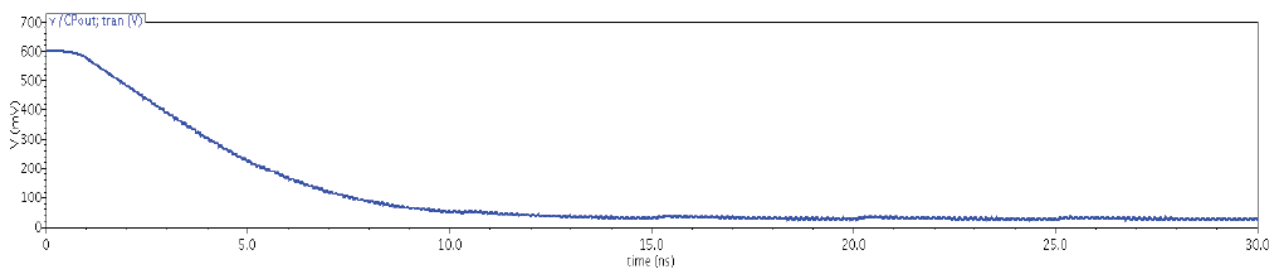


Рисунок 4 - Робота низькочастотного ФД

Версія вихідного сигналу частотного компаратора із затримкою використовується для перемикання блоку частотного компаратора. Таким чином, ми можемо бути впевнені, що після перемикання операцій частотний компаратор більше не споживає електроенергію. Зверніть увагу, що скидання системи також скидає вихід компаратора частоти, версія якого із затримкою повністю вмикає блок. Вихід двох вентилів MUX згодом керує насосом заряду, вихід якого підключений до фільтра петлі [5].

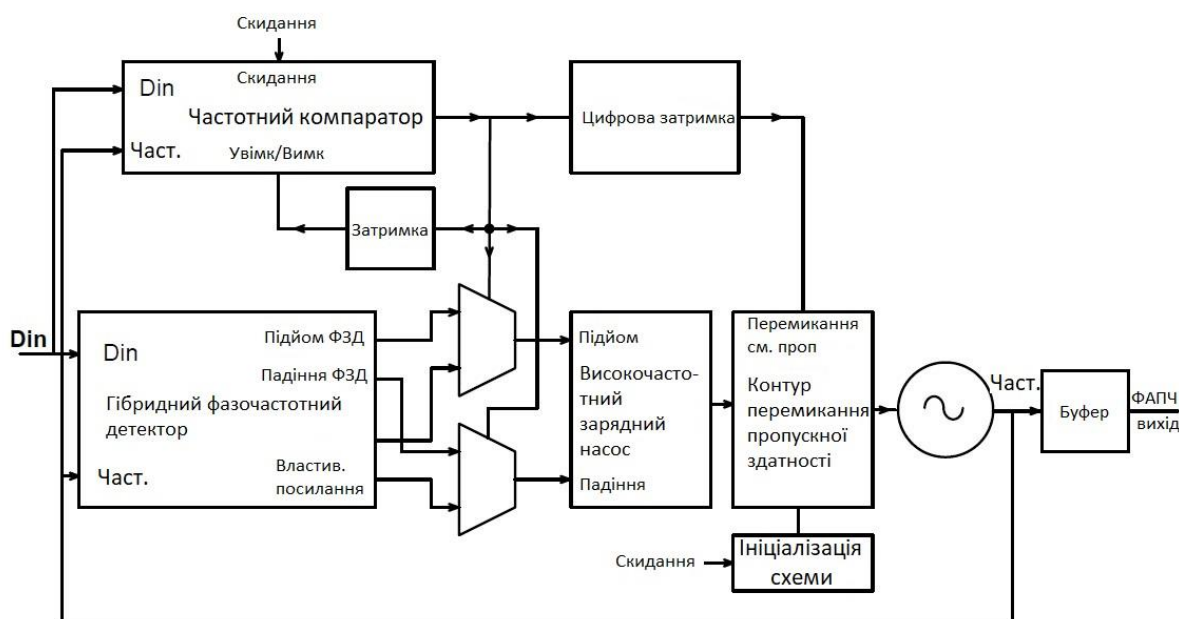


Рисунок 5 - Конструкція гібридної ФАПЧ

Вихід фільтра контуру підключається до керуючої напруги ГКН, а вихід ГКН подається назад на гібридний ГКН для замикання циклу. Версія вихідного сигналу частотного компаратора із затримкою піклується про перемикання смуги пропускання [6].

Вищевказаний ФАПЧ був розроблений, складений і змодельований за технологією IBM 0,13 мкм і з джерелом живлення 1,2 В. У результатах моделювання можна побачити три режими роботи, а саме двійковий ФАПЧ, лінійний ФАПЧ до перемикання смуги пропускання і, нарешті, лінійна ФАПЧ після перемикання смуги пропускання.

Висновки

Низькочастотна схема ФАПЧ була розроблена для фазо-частотного детектора, але потребує оптимізації. Вона не має автоматичного перемикання смуги пропускання і вимагає ручного перемикання між двійковим і лінійним фазовим детектором. Має широкий діапазон налаштування і споживає помірну потужність. Система використовує гібридну комбінацію фазових і частотних детекторів та розроблена за технологією IBM 0,13 мкм.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. M. Straayer, J. Cabanillas, and G. Rebeiz. "A low-noise transformer-based 1.7 GHz CMOS VCO". In Proc. IEEE Int'l Conf. Solid-State Circuits, volume 1, pages 286–287, Feb. 2002.
2. D. Baek, T. Song, E. Yoon, and S. Hong. "8-GHz CMOS quadrature VCO using transformer-based LC tank". IEEE Microwave and Wireless Component Letters, 13(10):446–448, Oct. 2003.
3. J. Chang and C. Kim. "A symmetrical 6-GHz fully integrated cascode coupling CMOS LC quadrature VCO". IEEE Microwave and Wireless Components Letters, 15(10):670–672, Oct. 2005.
4. Кичак В.М. Основи схемотехніки. Аналогова та інтегральна схемотехніка. Навчальний посібник із грифом МОНМС України / Кичак В.М., Рудик В.Д., Семенов А.О., Семенова О.О. – Вінниця, 2013. – 267 с. ISBN 978-966-641-513-7
5. Крушевський Ю.В. Настроювання, регулювання та обслуговування РЕА. Навчальний посібник / Крушевський Ю.В., Шутило М.А., Семенов А.О., Коваль К.О. – Вінниця: ВНТУ, 2015. – 160 с.
6. Рудик А.В. До визначення точності результатів вимірювань / Рудик А.В., Дрючин О.О., Семенов А.О. // Матеріали VIII міжнародної науково-практичної конференції "Наука і освіта '2005". Том 62. Техніка. – Дніпропетровськ: Наука і освіта, 2005. – С. 35-37.

Семенов Андрій Олександрович — д-р техн. наук, професор, професор кафедри інформаційних радіоелектронних технологій і систем, Вінницький національний технічний університет, Вінниця, e-mail: semenov.a.o@vntu.edu.ua

Оніщук Микола Олександрович — студент групи МНТ – 23м, кафедра інформаційних радіоелектронних технологій і систем, Вінницький національний технічний університет, м. Вінниця, e-mail: onisukmiko-la3@gmail.com.

Semenov Andriy Oleksandrovych — Dr. Sc. (Eng.), Full Professor, Professor of the Department of Information Radioelectronic Technologies and Systems, Vinnytsia National Technical University, Vinnytsia, e-mail: semenov.a.o@vntu.edu.ua

Onishchuk Mykola Oleksandrovych— student of MNT group - 23m, department of information radio-electronic technologies and systems, Vinnytsia National Technical University, Vinnytsia, e-mail: onisukmikola3@gmail.com.