

# БАГАТОКАНАЛЬНИЙ ЧАСТОТОМІР НА FPGA ДЛЯ РАДІОВИМІРЮВАЛЬНОЇ СИСТЕМИ З ЧАСТОТНИМИ СЕНСОРАМИ

Вінницький національний технічний університет

***Анотація*** – В роботі представлено розробку багатоканальної системи вимірювання частоти на FPGA фірми Altera Cyclone IV, основною задачею якої є вимірювання інформативного параметру сенсорів фізичних величин з частотним виходом.

**Ключові слова:** FPGA, багатоканальний частотомір, сенсор з частотним виходом, радіовимірювальні перетворювачі фізичних величин, частота.

***Abstract*** - The paper presents the development of a multi-channel frequency measurement system on FPGA by Altera Cyclone IV, the main task of which is to measure the informative parameter of sensors physical quantities with frequency output.

**Keywords:** FPGA, multichannel frequency meter, sensor with frequency output, radiomeasuring transducers of physical quantities, frequency.

## Вступ

На даний час найбільш поширеними сенсорами фізичних величин являються сенсори з цифровими перетворювачами, які надають користувачу цифрові інтерфейси для отримання значень. Але паралельно з ними існують сенсори з радіовимірювальними перетворювачами, на основі реактивних властивостей напівпровідникових структур з від'ємним опором, які мають частотні виходи з повним збереженням у вихідному сигналі інформації про кількісне значення вимірюваної величини, через забезпечення функціональної залежності [1-3]. Використання таких приладів виключає з їх конструкції аналого-цифрові перетворювачі, що дозволяє знизити собівартість систем управління, а також створити «інтелектуальні» вимірювальні перетворювачі в результаті поєднання на одному кристалі схем обробки інформації та первинного перетворювача [4].

## Теоретичні та експериментальні дослідження

На даний час важко знайти широко доступні рішення які б задовольнили вимоги, щодо одночасного вимірювання значень сенсорів з цифровими і частотними виходами. Тому, існує необхідність розробки теоретичних підходів до створення такого роду систем, а також розробки схеми і конструкції. Метою роботи є розробка багатоканальної вимірювальної системи яка одночасно зможе працювати із сенсорами принцип роботи яких базується на використанні функціональної залежності реактивних властивостей транзисторних структур з від'ємним опором і цифровими сенсорами фізичних величин.

В якості мікросхеми для реалізації частотоміра використовується FPGA фірми Altera Cyclone IV EP4CE10F17C8 - мікросхема в корпусі BGA, що має 179 виводів, більш детальні характеристики сімейства чіпів Cyclone IVE знаходяться у додатку Б. Параметрами, а саме значенням затримки поширення сигналу, визначається максимальна вимірювана частота. В даному випадку близько 3 нс (затримка проходження сигналу від входу до внутрішнього регістра) відповідає теоретично 333 МГц [5]. Вибір саме цієї FPGA аж ніяк не є обов'язковим в даному проєкті можна застосувати будь-яку FPGA, в будь-якому корпусі, але з кількістю логічних елементів не менше 4000, відповідно доведеться перекомпілювати проєкт під застосовується нової FPGA.

Для створення проєктів під FPGA компанії Altera використовується середовище розробки – Quartus. Версій Quartus існує дуже велика кількість, тому потрібно вибрати найбільш стабільну і з підтримкою вибраної мікросхеми. Було вибрано версію Quartus 15.1 [6]. Для роботи з мікросхемою EP4CE10F17C8 потрібен сам Quartus і пакет для підтримки Cyclone IV (cyclone-15.1.0.185.qdz).

Розглянемо синтезований блок керування лічильниками імпульсів. Одним із основних блоків розроблюваного пристрою є формувач сигналів керування, рис.1. Код для синтезу даного блока написаний на мові опису обладнання – Verilog.

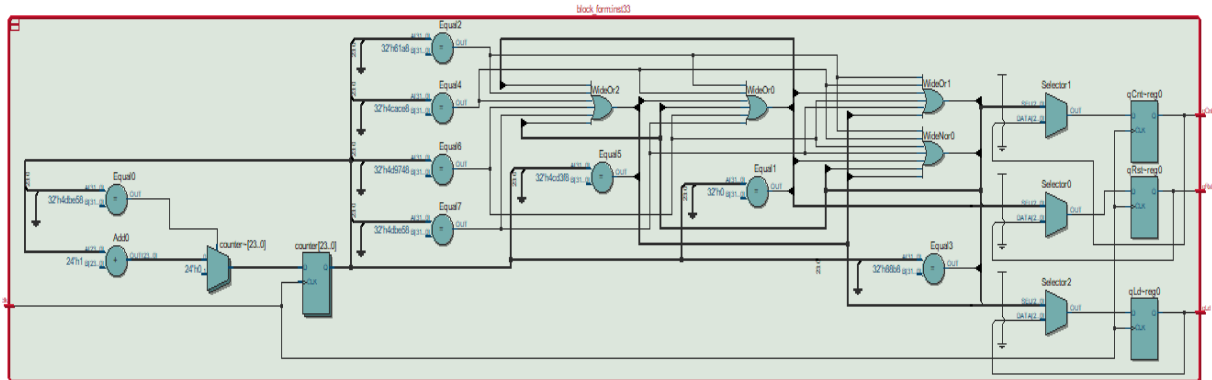


Рис.1. Схематичне зображення генератора сигналів керування

У якості вхідного параметра він приймає сигнал від основного генератора на 50 МГц. На виході послідовно створюються три сигнали керування: «qRst» - скидає значення лічильників, тривалість 0.5мс; «qCnt» - запускає підрахунок імпульсів на вхідних каналах, тривалість 100 мс; «qLd» - запускає процес обробки і інтерпретації даних з лічильників, тривалість 1мс.

Блок лічильника імпульсів. Наступним не менш важливим компонентом є лічильник імпульсів, рис.2.

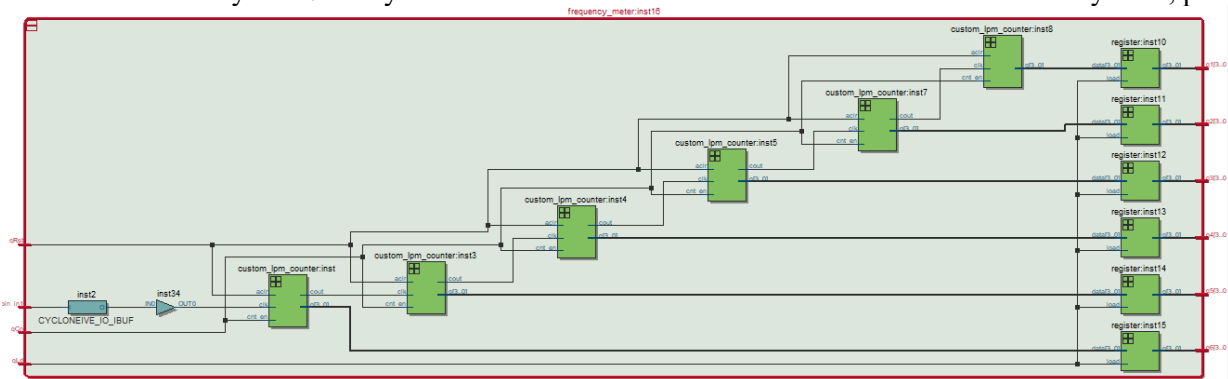


Рис.2.Схематичне зображення лічильника імпульсів

Лічильник складається з трьох основних компонентів: тригер Шміта, що забезпечує завадостійкість на вході; блоків «custom\_lpm\_counter» які виступають у якості десяткових лічильників з можливістю перенесення старшого розряду, вони рахують у діапазоні від 0 до 9 (включно), рис.3, опис блоку, також написаний на мові Verilog; чотирьох розрядних регістрів тимчасового зберігання значень лічильників, рис.4.

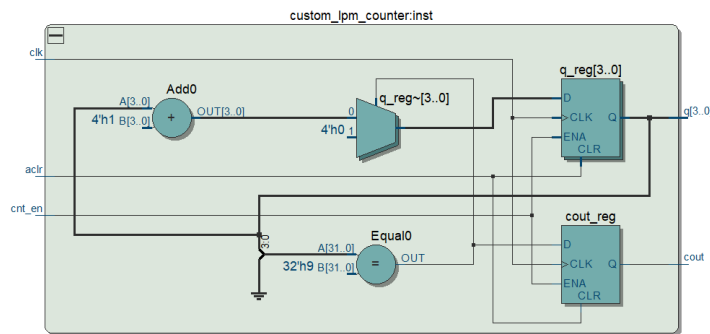


Рис.3. Схематичне зображення десяткового лічильника

На вхід блока лічильника подається сигнал від генератора частоту якого необхідно виміряти, після чого сигнал керування «qCnt» приймає високий рівень і компоненти «custom\_lpm\_counter» починають рахувати, переносячи кожний 10 імпульс на сусідній «custom\_lpm\_counter» який під'єднаний до виходу «cout», таким чином після завершення роботи кожний з компонентів містить у

собі один із розрядів десяткового числа. Після того як «qCnt» приймає низький рівень усі «custom\_lpm\_counter» одночасно припиняють підрахунок імпульсів і очікують на наступні команди. Наступним командним сигналом являється «qLd» який змушує компоненти «custom\_lpm\_counter» вивантажити свої значення у регістри «register», з яких дані будуть зчитані наступним ключовим блоком системи. Останнім з'являється сигнал «qRst» і очищає значення компонентів «custom\_lpm\_counter».

Дані після лічильника розбиті на шість чотирьох розрядних значень, даний формат не являється зручним для швидкого аналізу людиною, тому необхідний блок для конвертування даних від лічильників у числа в десятковій системі і запису їх у вигляді ASCII символів. Таким блоком являється «txtgen». Код на мові опису обладнання – Verilog. Після підняття командного сигналу «qLd», блок у внутрішній регістр зберігає значення яке вказує на перший розряд першого лічильника. До блоку «txtgen» також під'єднаний особистий генератор з частотою 1кГц. Кожний імпульс від генератора зміщує вказівник на один розряд, таким чином за шість імпульсів буде оброблено дані від одного лічильника.

Блок UART передавача. ASCII символи послідовно зчитуються із черги, куди їх поклав «txtgen», і синхронно передаються по UART протоколу (рис.4.), код даного блоку також написаний на мові опису обладнання – Verilog.

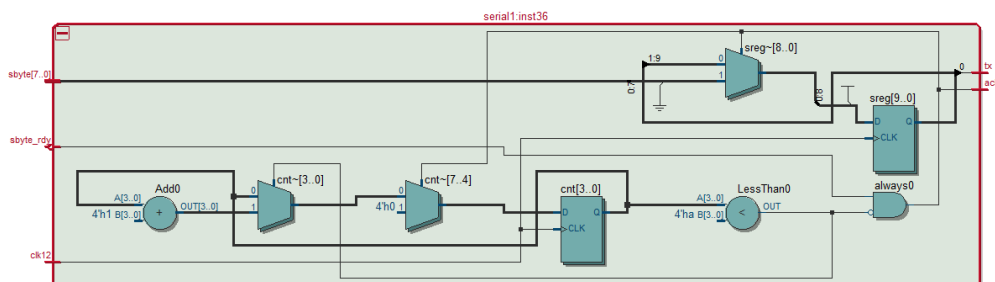


Рис. 4. Схематичне зображення UART передавача

## Висновки

Розроблено багатоканальну систему вимірювання частоти на FPGA фірми Altera Cyclone IV EP4CE10F17C8, основною задачею якої є вимірювання інформативного параметру сенсорів фізичних величин з частотним виходом.

## СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Осадчук В. С., Осадчук А. В. Реактивные свойства транзисторов и транзисторных схем. – Винница: «Универсум-Винница», 1999. - 275 с.
2. Датчики: Справочное пособие / Под общ. ред. В.М. Шарапова, Е.С. Полищука. Москва: Техносфера, 2012. –624 с.
3. Oleksandr V. Osadchuk, Volodymyr S. Osadchuk, Iaroslav O. Osadchuk, Maksat Kolimoldayev, Paweł Komada, Kanat Mussabekov. Optical transducers with frequency output // Proc. SPIE 10445, Photonics Applications in Astronomy, Communications, Industry, and High Energy Physics Experiments 2017, 104451X (August 7, 2017).
4. V.S. Osadchuk, A.V. Osadchuk. Radiomeasuring Microelectronic Transducers of Physical Quantities // Proceedings of the 2015 International Siberian Conference on Control and Communications (SIBCON). 21-23 May 2015. Omsk. DOI: 10.1109/SIBCON.2015.7147167
5. Cyclone IV Device Datasheet. [Електронний ресурс]: Дата доступу: 24.09.2021. - Режим доступу: <https://www.intel.com/content/dam/www/programmable/us/en/pdfs/literature/hb/cyclone-iv/cyiv-53001.pdf>.
6. Quartus Prime Standard Edition. [Електронний ресурс]: Дата доступу: 24.09.2021. - Режим доступу: <https://fpgasoftware.intel.com/15.1/?edition=standard&platform=windows>.

**Осадчук Олександр Володимирович** – доктор технічних наук, професор, завідувач кафедри радіотехніки, Вінницький національний технічний університет, м. Вінниця, Україна. e-mail: [osadchuk.av69@gmail.com](mailto:osadchuk.av69@gmail.com)

**Скошчук Валентин Костянтинович** – магістр кафедри радіотехніки, Вінницький національний технічний університет, м. Вінниця, Україна, e-mail: [skoschuk999@gmail.com](mailto:skoschuk999@gmail.com)

**Osadchuk Alexander Vladimirovich** – Doctor of Technical Sciences, Professor, Head of the Department of Radio Engineering, Vinnitsa National Technical University, Vinnitsia, Ukraine. e-mail: [osadchuk.av69@gmail.com](mailto:osadchuk.av69@gmail.com)

**Skoshchuk Valentyn Kostiantynovych** - Master of the Department of Radio Engineering, Vinnitsia National Technical University, Vinnitsia, Ukraine, e-mail: [skoschuk999@gmail.com](mailto:skoschuk999@gmail.com)