

ОПТИМІЗАЦІЯ ЦИФРОВИХ СХЕМ ДЛЯ ЗНИЖЕННЯ ЕНЕРГОСПОЖИВАННЯ

Вінницький національний технічний університет

Анотація

У дослідженні розглянуто сучасні підходи до оптимізації цифрових схем з метою зниження енергоспоживання. Особливу увагу приділено методам мінімізації кількості логічних елементів, використанню енергоефективних технологій у виробництві інтегральних мікросхем та застосуванню алгоритмів оптимізації на рівні архітектури пристроїв. Проаналізовано методи динамічного керування напругою та частотою (DVFS), а також техніки зменшення втрат у комбінаційних і послідовних схемах. Наведено приклади практичного застосування в мікропроцесорах і мобільних пристроях.

Ключові слова: цифрові схеми, енергоспоживання, оптимізація, DVFS, мікропроцесори.

Abstract

The article examines modern approaches to optimizing digital circuits in order to reduce energy consumption. Special attention is given to methods of minimizing the number of logic gates, the use of energy-efficient technologies in integrated circuit manufacturing, and the application of optimization algorithms at the architectural level of devices. The paper analyzes dynamic voltage and frequency scaling (DVFS) techniques as well as methods for reducing power losses in combinational and sequential circuits. Practical examples are provided in the context of microprocessors and mobile devices.

Keywords: digital circuits, energy consumption, optimization, DVFS, microprocessors.

Вступ

Сучасні цифрові пристрої працюють у середовищі, де енергоспоживання є одним із ключових факторів ефективності. Зростання обчислювальних потужностей, мінімізація використання компонентів та широке використання мобільних технологій вимагають нових підходів до оптимізації цифрових схем. Надмірне енергоспоживання не лише зменшує час автономної роботи пристроїв, а й створює проблеми з тепловиділенням та надійністю системи. Саме тому розробка енергоефективних методів є одним із головних напрямів сучасної схемотехніки.

Основна частина

Оптимізація цифрових схем для зниження енергоспоживання може відбуватися на різних рівнях. На логічному рівні це досягається мінімізацією кількості логічних елементів завдяки використанню карт Карно та методів булевої алгебри, що зменшує кількість переходів сигналів і, відповідно, втрати енергії. Технологічний рівень пов'язаний із застосуванням малопотужних транзисторів, CMOS-технологій та новітніх матеріалів, які дозволяють суттєво знижувати струми витоку. На архітектурному рівні ефективність забезпечується завдяки методам динамічного масштабування напруги та частоти (DVFS), що регулюють споживання енергії залежно від поточного навантаження. Системний рівень включає використання «сонних режимів», часткове відключення окремих блоків (power gating) та інтелектуальне керування живленням у мікропроцесорах.

На практиці такі підходи знаходять широке застосування. Вони реалізуються у мобільних процесорах, зокрема ARM та Snapdragon, де енергоефективність є критично важливою. Також їх активно впроваджують у FPGA та ASIC-проектах, де оптимізація логіки дозволяє суттєво скоротити витрати енергії. У високопродуктивних обчислювальних системах подібні рішення забезпечують баланс між швидкістю та енергоспоживанням, що визначає ефективність усієї інфраструктури.

Висновки

Оптимізація цифрових схем для зниження енергоспоживання є одним із головних викликів сучасної електроніки. Методи зменшення кількості логічних елементів, застосування CMOS-технологій, а також архітектурні рішення на кшталт DVFS і power gating дозволяють суттєво підвищити енергоефективність пристроїв. Такі підходи є ключовими для розвитку мобільної електроніки, систем Інтернету речей та високопродуктивних обчислювальних платформ. У майбутньому очікується ще ширше впровадження енергооптимізованих технологій, що забезпечить баланс між продуктивністю та енерговитратами.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Пархоменко П. І., Шевчук В. М. Цифрова схемотехніка. – Київ: КНТ, 2017. – 412 с.
2. Weste, N. H. E., Harris, D. CMOS VLSI Design: A Circuits and Systems Perspective. – 4th ed. – Pearson, 2010. – 936 p.
3. Pedram, M., Nazarian, S. Thermal Modeling, Analysis, and Management in VLSI Circuits: Principles and Methods. – Proc. IEEE, Vol. 94, No. 8, 2006. – P. 1487–1501.
4. Козловський В. В. Основи проектування мікропроцесорних систем. – Львів: Видавництво Львівської політехніки, 2020. – 284 с.
5. Kabalci, Y. A survey on smart metering and smart grid communication // Renewable and Sustainable Energy Reviews. – 2016. – Vol. 57. – P. 302–318.
5. Semiconductor Engineering. Dynamic Voltage and Frequency Scaling (DVFS). [Електронний ресурс] – Режим доступу: <https://semiengineering.com>

Гнатюк Христина Олександрівна – студентка групи ІСП-236, факультет інформаційних технологій та комп'ютерної інженерії, Вінницький національний технічний університет, м. Вінниця, e-mail: gnatiukkris@gmail.com

Тарновський Микола Геннадійович – доцент кафедри Лазерної та оптоелектронної техніки, Вінницький національний технічний університет, м. Вінниця, e-mail: ntarn@vntu.edu.ua

Колесник Ірина Сергіївна – доцент кафедри обчислювальної техніки, Вінницький національний технічний університет, м. Вінниця, e-mail: iskolesnyk@gmail.com

Hnatiuk Khrystyna O. - student, I SP-23b, Faculty of Information Technologies and Computer Engineering, Vinnytsia National Technical University, email: gnatiukkris@gmail.com

Supervisor: **Tarnovskyi Mykola Hennadiiovych** - Associate Professor at the Department of Laser and optoelectronic engineering, Vinnytsia National Technical University, email: ntarn@vntu.edu.ua

Supervisor: **Kolesnyk Iryna Serhiivna** - Associate Professor at the Department of Computer Engineering, Vinnytsia National Technical University, email: iskolesnyk@gmail.com