

РОЗРОБКА ГІСТЕРЕЗИСНОГО МЕТОДУ КЕРУВАННЯ ДЛЯ МІКРОСХЕМИ IR21834

Вінницький національний технічний університет

Анотація

Гістерезисне керування напругою в перетворювачах широко застосовується завдяки простоті реалізації та високій швидкодії. На відміну від інших методів, воно не потребує точних знань параметрів системи, що забезпечує високу стійкість керування. Діапазон гістерезису задають дві межі – верхня та нижня – навколо заданої напруги. Структура системи керування драйвером IR21834 полягає в тому, що компаратор LM393 із гістерезисом виділяє високий та низький рівень вхідного сигналу керування з обмеженням по частоті та напрузі спрацювання. Для інвертування низького рівня сигналу використано мікросхема NE555. Мікросхема IR21834 є високовольтним високошвидкісним драйвером для N-каналних MOSFET/IGBT у конфігурації напівмоста з незалежними виходами верхнього і нижнього плеча. Вона забезпечує вихідні імпульсні струми до 1.8 А, підтримує вхідні рівні керування від 3.3 В і має інтегровані ланцюги UVLO для безпечного запуску. Інтегрована плаваюча частина дозволяє використовувати драйвер у шині до 600 В. Вихідні каскади драйвера мають малий внутрішній опір і проєктовані для мінімізації перехресного відкриття ключів, що сприяє швидкому перемиканню силових транзисторів.

Ключові слова: компаратор, LM393, NE555, ШІМ сигнал, IR21834.

Abstract

Hysteresis voltage control in converters is widely used due to its simplicity of implementation and high speed. Unlike other methods, it does not require precise knowledge of the system parameters, which ensures high control stability. The hysteresis range is set by two limits - upper and lower - around the set voltage. The structure of the IR21834 driver control system is that the LM393 comparator with hysteresis selects high and low levels of the control input signal with a limitation in frequency and trigger voltage. The NE555 chip is used to invert the low signal level. The IR21834 chip is a high-voltage high-speed driver for N-channel MOSFET/IGBT in a half-bridge configuration with independent outputs of the upper and lower arms. It provides output pulse currents up to 1.8 A, supports input control levels from 3.3 V and has integrated UVLO circuits for safe start-up. The integrated floating part allows the driver to be used in the bus up to 600 V. The driver output stages have low internal resistance and are designed to minimize cross-opening of the keys, which contributes to fast switching of the power transistors.

Keywords: comparator, LM393, NE555, PWM signal, IR21834.

Вступ

У сучасних силових перетворювачах гістерезисний метод керування забезпечує найкоротший час реакції на зміни навантаження та високу точність підтримання заданого струму або напруги завдяки прямому порівнянню з опорною величиною і негайному перемиканню силових ключів при досягненні меж гістерезисного інтервалу [1,2]. Використання драйвера IR21834 дозволяє реалізувати незалежне керування верхнім і нижнім плечем однофазного моста із мінімальними затримками перемикання та захистом від витоків струму, що критично важливо в інверторах із високою частотою роботи [3]. Відомі алгоритми задавання ширини гістерезисної смуги із врахуванням миттєвих відхилень реального струму навантаження значно підвищує стабільність вихідного сигналу та знижує пульсації при змінних умовах експлуатації [4, 5].

Метою роботи є розробка принципових схем формування сигналів керування за допомогою компараторів із інтегрованим позитивним зворотнім зв'язком [6], оптимізація обв'язки зовнішніх компонентів драйвера IR21834 [3], а також проведення математичних розрахунків частоти та верхньої і нижньої межі роботи гістерезису [7].

Результати дослідження

Гістерезисна логіка схеми реалізована за допомогою двох компараторів та мікросхеми NE555. Вхідні сигнали (позначені «Signal 1» та «Signal 2») – це аналогові сигнали зворотного зв'язку (рис. 1).

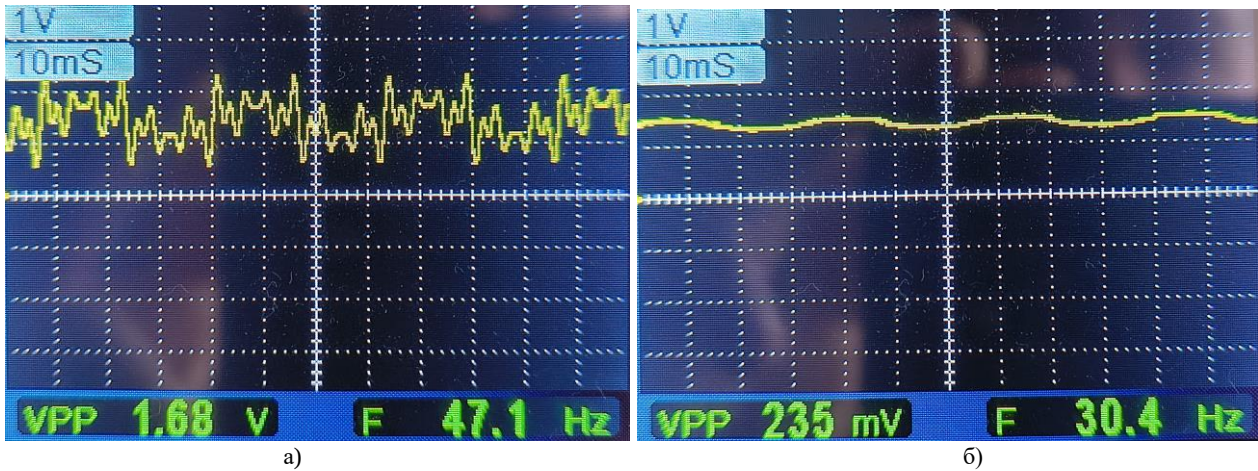


Рис. 1. Діаграма вхідного Signal 1 (a) та Signal 2 (б)

Після фільтрації Signal 1 та Signal 2 за допомогою резистора $R_1=1\text{ кОм}$ та конденсатора $C=10\text{ нФ}$, сигнали подаються на входи компараторів LM393. Перший компаратор формує сигнал високого рівня (HIN) за допомогою порівняння напруги Signal 1 та Signal 2. Другий компаратор отримує інвертований сигнал та виділяє низький рівень сигналу (LIN). Завдяки зворотному зв'язку від виходу компаратора до його неінвертуючого входу у вигляді R_2C_2 -кола з резистором 27 кОм та конденсатором 330 пФ , вводиться позитивний зворотний зв'язок, що забезпечує гістерезисну зону. Це запобігає багаторазовому спрацюванню від шумів. Виходи LM393 з відкритим колектором через резистори підтягування $R_L=10\text{ кОм}$ формують логічні рівні керуючих сигналів.

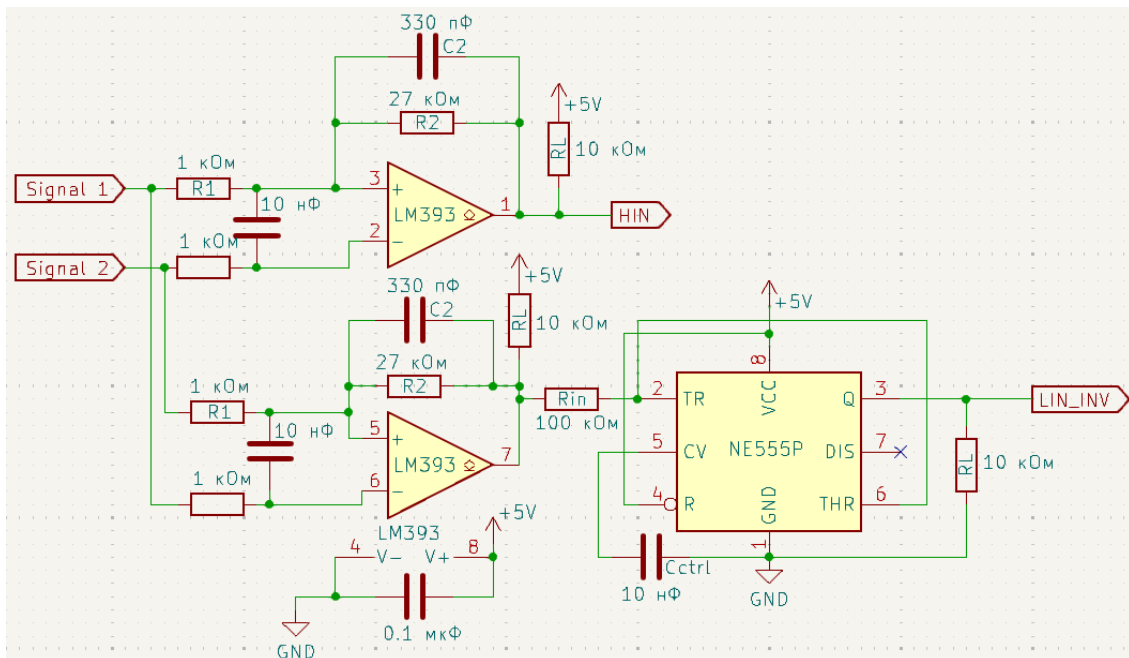


Рис. 2. Принципова схема гістерезисного методу керування

Верхня U_{th1} та нижня U_{th2} межа спрацювання, розраховується за допомогою лінійних рівнянь дільників напруги. Враховуючи амплітуди вхідних сигналів, верхня межа спрацювання встановлена на $U_{th1}=1,45\text{ В}$, а нижня на $U_{th2}=1,32\text{ В}$ враховуючи незначний шум.

$$U_{th1} = U_{ref} + \frac{(U_{CC} - U_{ref}) \cdot R_1}{R_1 + R_2 + R_L};$$

$$U_{th2} = U_{ref} - \frac{(U_{ref} - U_{0Low}) \cdot R_1}{R_1 + R_2},$$
(1)

де $U_{ref} = U_{CC} \cdot \left(\frac{R_L}{R_L + R_2} \right)$ - задане значення напруги;

U_{0Low} - максимальне значення нижньої межі спрацювання.

Частота роботи гістерезису формується R_2C_2 -колом зворотного зв'язку. Враховуючи частоту роботи транзисторів FGH40N60, частота роботи гістерезису обмежена на 17,8 кГц.

$$f = \frac{1}{2 \cdot \pi \cdot R_2 \cdot C_2}.$$
(2)

Один вихід (верхнього компаратора) безпосередньо подається на вхід *HIN* драйвера *IR21834*, задаючи включення верхнього плеча інвертора. Для інвертування низького рівня сигналу *LIN_INV* використано мікросхема *NE555*, яка містить два вбудовані компаратори з порогами на $U_{in} < 1/3 \cdot U_{CC}$ і $U_{in} > 2/3 \cdot U_{CC}$, які керують RS-тригером всередині. Якщо подати сигнал одночасно на вхід тригера (*TR*) і межі (*THR*), отримаємо інвертуючий тригер з гістерезисом (рис. 3).

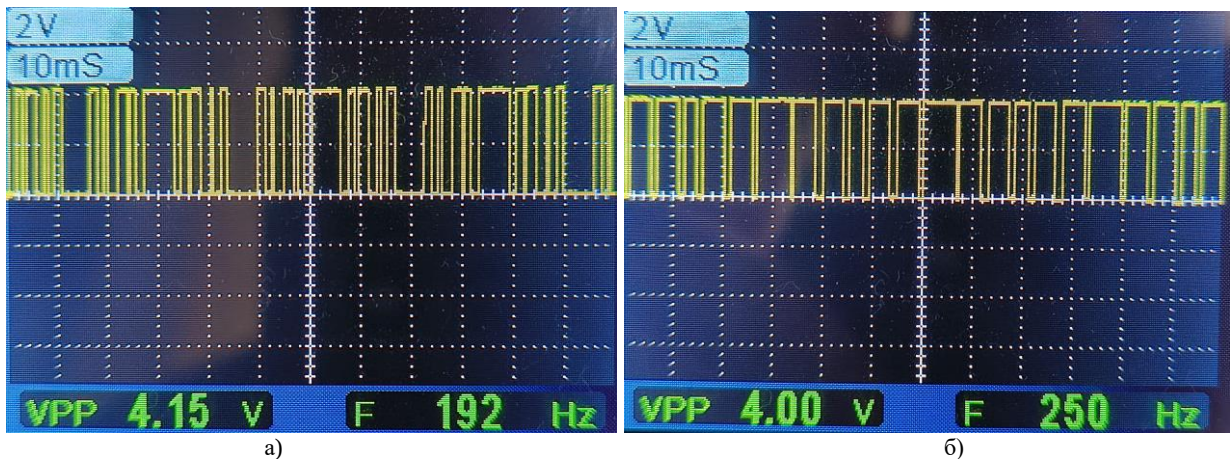


Рис. 3. Діаграма ШІМ сигналу високого (а) та низького інвертованого рівня (б)

Додаткові елементи схеми виконують допоміжні функції: джерело живлення +5 В, для компараторів і логіки та +15 В, для *IR21834*, що стабілізовано фільтрувальними конденсаторами 10 нФ та 1 мкФ. У драйвері *IR21834* реалізовано *bootstrap* ланцюги за допомогою: діода *FR307* (600 В, 3 А), обмежувального резистора 10 Ом з одного боку, разом з конденсаторами 0,33 мкФ та 10 мкФ на U_B , які формують високовольтну шину живлення плаваючого каналу – вона заряджається під час відкритого нижнього ключа. Також у схемі є резистивні обмеження часу перемикання, 200 кОм від U_{SS} до *COM*, що забезпечує утримання низького рівня при відсутності вхідного сигналу (рис. 4).

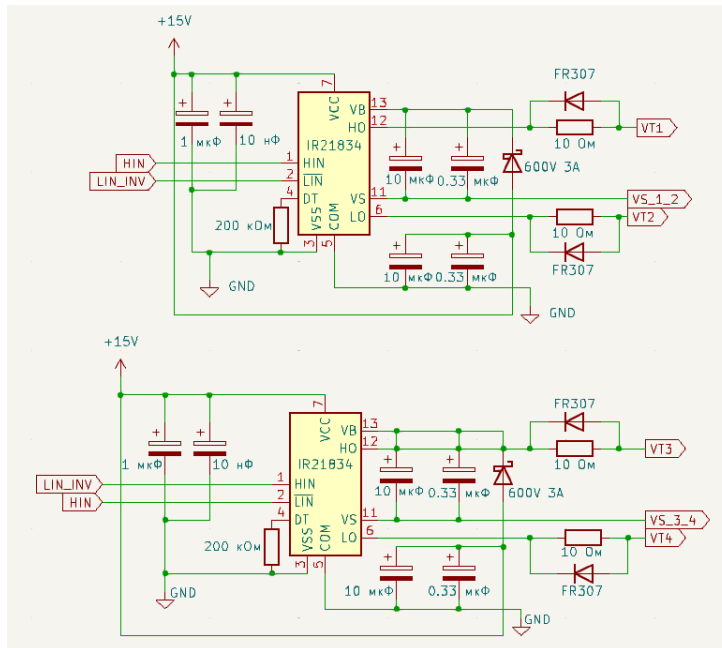


Рис. 4. Принципова схема драйвера *MOSFET/IGBT* транзисторів на мікросхема IR21834

Налаштовані значення резисторів і діодів забезпечують необхідну швидкість та стійкість комутації, а сам драйвер *IR21834* спроектований із зменшеним di/dt .

Висновки

Таким чином, поєднання компараторів з позитивним зворотним зв'язком задає необхідні межі гістерезису (тобто задає верхню і нижню межу перемикання). Коли відповідний зворотний сигнал перевищує ці межі, компаратори змінюють свої виходи, що через логіку *NE555* і *IR21834* переводить силові ключі верхнього/нижнього плеча в протилежні стани. Відповідно, перемикання відбувається стійко і синхронно із параметрами зворотного зв'язку, забезпечуючи компенсацію чи стабілізацію форми хвилі за рахунок гістерезисного регулювання.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Wu B. High-Power Converters and AC Drives. – Hoboken, NJ: Wiley-IEEE Press, 2006. – 333 с.
2. Holtz J. Pulsewidth Modulation – A Survey // PESC '92 Record. 23rd Annual IEEE Power Electronics Specialists Conference, Toledo, Spain. – 1992. – Т. 1. – С. 11–18. – DOI: 10.1109/PESC.1992.254685.
3. International Rectifier. IR21834 HALF-BRIDGE DRIVER: Datasheet. – 2004. – 22 с.
4. Suhara E. M., Nandakumar M. Analysis of Hysteresis Current Control Techniques for Three Phase PWM Rectifiers // Proceedings of the 2015 IEEE International Conference on Signal Processing, Informatics, Communication and Energy Systems (SPICES), Hyderabad, India. – 2015. – С. 1–5.
5. Purohit P., Dubey M. Analysis and Design of Hysteresis Current Controlled Multilevel Inverter Fed PMSM Drive // Proceedings of the 2014 IEEE Students Conference on Electrical, Electronics and Computer Science (SCEECS), Gwalior, India. – 2014. – С. 1–5.
6. Texas Instruments. LM393B, LM2903B, LM193, LM293, LM393 and LM2903 Dual Comparators: Datasheet. – 2025. – 54 с.
7. Texas Instruments. xx555 Precision Timers: Datasheet. – 2025. – 39 с.

Лебедь Денис Юрійович – асистент кафедри електротехнічних систем електроспоживання та енергетичного менеджменту, факультет електроенергетики та електромеханіки, Вінниця, e-mail: 4e15b.lebyd@gmail.com;

Lebed Denys Yuriyovych – Assistant Professor, Department of Electrical Engineering Systems of Electricity Consumption and Energy Management, Faculty of Electrical Power Engineering and Electromechanics, Vinnytsia National Technical University, Vinnytsia, email: e-mail: 4e15b.lebyd@gmail.com;