

АЛГОРИТМИ ЦИФРОВОЇ ОБРОБКИ РАДІОЛОКАЦІЙНИХ СИГНАЛІВ

¹ Вінницький національний технічний університет**Анотація**

Розглянуто пристрій призначений для сучасного варіанту БФР, що характеризується наступними особливостями: наземне базування, наявність фазованої антенної решітки, застосування моноімпульсного методу пеленгації, використання великої кількості зондувальних сигналів, можливістю роботи як при великих, так і при малих кутах місця.

Ключові слова: цифрова обробка, радіоканальний сигнал, антенна решітка, модем.

Abstract

The device is intended for the modern version of the BFR, which is characterized by the following features: ground based, the presence of a phased array, the use of a monopulse method of direction finding, the use of a large number of probing signals, the possibility of work at both large and at small angles.

Keywords: digital processing, radio channel signal, antenna array, modem.

Вступ

Основні алгоритми обробки радіолокаційних сигналів можна умовно розділити на два класи - оптимальна фільтрація і виявлення – вимір параметрів.

Вимоги до пристрою обробки сигналів (ПОС) багато в чому визначаються часовою діаграмою роботи РЛС. Типова часова діаграма роботи багатофункціонального радіолокатора (БФР) приведена в [1] і складається з безперервних послідовних тактів роботи. При цьому фазована антенна решітка забезпечує в кожному такті встановлення променя в потрібному напрямку з необхідними кутовими координатами. Тривалості тактів, як і інші параметри обробки, можуть істотно відрізнятися; розрізняються також і завдання, які вирішуються ПОС.

Зокрема ПОС виконує в кожному такті всі операції з обробки відбитого сигналу, які можна завершити за інформацією цього такту. Для радіолокаційних режимів такими операціями є:

- оптимальна багатоканальна частотно-часова фільтрація сигналів;
- виявлення корисних сигналів;
- вимір координат виявлених сигналів;
- визначення сигналів помилок по кутовим координатам, дальності і швидкості для супроводжуваних об'єктів.
- автоматична компенсація завад (АКЗ), що надходять по бічних пелюстках діаграми спрямованості антени.

Крім радіолокаційних в процесорі вирішуються завдання обробки сигналів бортових приймальних автовідповідачів (БПА). При цьому можуть виконуватись додаткові операції: визначення величини і компенсація доплерівського зсуву; демодуляція; декодування для задіяних надлишкових кодів; CRC-перевірка.

Для багатопроекторного пристрою досить актуальною є задача ефективного розпаралелювання обчислень по процесорам. Спосіб розпаралелювання визначається, в основному, шляхом алгоритму обробки з урахуванням питомої ваги підалгоритму в загальному обсязі обчислень. Основна увага при цьому повинна приділятися алгоритмам, що займають значну частку в продуктивності [3].

Основна частина

В запропонованому пристрої при застосуванні кореляційнофільтрової обробки розпаралелювання здійснюється по каналах затримки. При цьому всі процесори працюють паралельно і незалежно, і кожен з них виконує обробку одного або декількох сформованих каналів дальності, включаючи порогову обробку. При застосуванні узгодженої фільтрації в частотній області використовується метод секціонованої згортки. Для цього весь вхідний масив розбивається на секції необхідної довжини. Всі процесори також працюють паралельно і незалежно, і кожен з них виконує обробку своєї секції. В цьому випадку для кожної секції можливе формування декількох каналів розділених по частоті. Алгоритми виявлення, вимірювання та оцінки навколишнього оточення практично не піддаються розпаралелюванню. Однак після порогової обробки обсяг даних різко знижується і труднощі з розпаралелюванням наступних алгоритмів не роблять істотного впливу на результуючу продуктивність ПОС.

Наступним ефективним способом, що підвищує реальну швидкість роботи пристрою є конвеєризація обчислень. Різноманіття задіяних режимів роботи вимагає забезпечити їх перемикання без витрат часу радіолокатора [3]. Ця вимога ефективно реалізується шляхом організації конвеєрів, як по обробці сигналів, так і по керуванню.

Структурна схема ПОС представлена на рис. 1. Кожен функціональний вузол, показаний на рисунку, розміщується у стандартному модулі формату 6U.

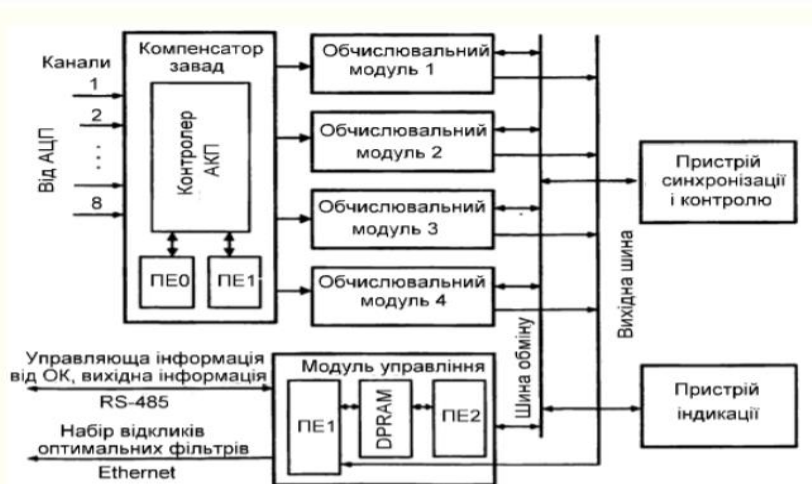


Рис. 1 – Структурна схема процесора обробки сигналів

На вхід пристрою по 8-ми каналам надходять вибірки сигналів. Модуль компенсатора завад виконує заданий алгоритм. Вирішення системи лінійних рівнянь, яка включає в себе процес перетворення матриць, виконується на двох сигнальних процесорах ADSP-TS201S програмним методом. Пристрій компенсації, формує «на проході» лінійну комбінацію вхідних вибірок і складається з кількох десятків помножувачів і суматорів, що реалізовані на ПЛІС. На подальшу обробку подаються вибірки з чотирьох каналів.

Реалізований пристрій містить чотири обчислювальних модулі, кожен з яких обробляє сигнал одного кутового приймального каналу. Кількість модулів може бути збільшено в два рази в залежності від вимог конкретного БФР.

Обчислювальний модуль (рис. 2) складається з восьми ідентичних процесорних елементів, кожен з яких побудований на основі НВІС сигнального процесора ADSP-TS201S. Зазначена НВІС є 32-розрядним пристроєм з плаваючою комою, має номінальну продуктивність 3600 Мфлоп/с, оперативну пам'ять 24 Мбіт, вбудовані засоби для організації багато процесорних систем, розвинені можливості прямого доступу до пам'яті, паралельний порт і чотири лінк-порти. Процесорні елементи пов'язані один з одним по загальній міжпроцесорній шині, що виходить на шину обміну блоку [2].

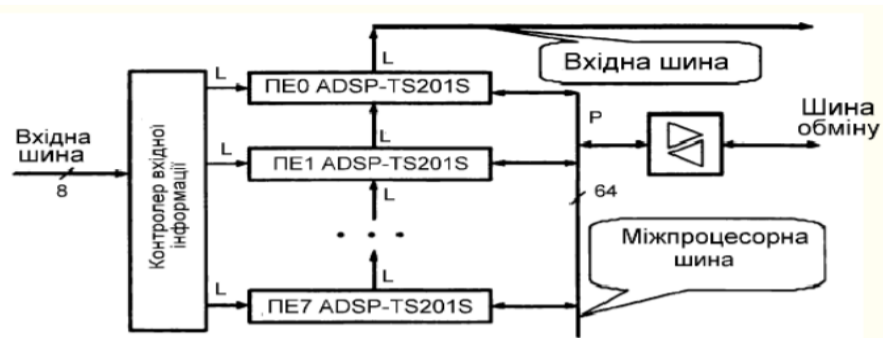


Рис. 2 – Структурна схема обчислювального модуля

Контролер вхідної інформації обчислювального модуля здійснює розподіл вхідних вибірок сигналу по процесорним елементам і їх запис через лінк-порти у внутрішню пам'ять процесорів в режимі прямого доступу. Порядок запису визначається зручністю ініціалізації першого підалгоритму обробки і залежить від виду оброблюваного сигналу. В якості вхідного і вихідного буферного запам'ятовувального пристрою (БЗП) конвеєра використовується внутрішня пам'ять НВІС сигнального процесора. Контролер вхідної інформації виконаний на основі ВІС програмованої логічної інтегральної схеми фірми Altera. Результати обробки в процесорних модулях зчитуються модулем керування по шині обміну, а первинна радіолокаційна інформація (відгуки оптимальних фільтрів) передається на модуль керування по схемі лінк-портів процесорних елементів. Номінальна продуктивність обчислювального модуля становить 28,8 Гфлоп/с.

Другим найбільш важливим модулем пристрою є модуль керування, який містить два ПЕ на основі процесора ADSP-TS201S, пов'язаних через двохпортову пам'ять (DPRAM). Перший з них отримує і обробляє керуючі пакети від ОК, розраховує часову діаграму роботи пристрою і здійснює видачу результатів обробки, другий виконує керування ПОС і виконує завершальні алгоритми, що не допускають розпаралелювання. Керуючий канал зв'язку з ОК реалізований з використанням протоколу HDLC і електричного інтерфейсу за стандартом RS-485. З цього ж каналу видаються результати обробки. Первинна радіолокаційна інформація видається за допомогою спеціалізованого контролера по каналу Ethernet. Програмування ПЕ обчислювальних модулів і компенсатора перешкод виконано на мові асемблера, що дозволяє повністю використовувати наявну продуктивність. Програмування ПЕ процесора керування реалізовано на мові С. Функції операційної системи реального часу досить обмежені і реалізовані у вигляді спеціальної досить короткої програми. Програми всіх ПЕ зберігаються в перепрограмованому пристрої зберігання даних в модулі даних.

З точки зору розробки програмного забезпечення існує чотири різновиди процесорних елементів з різними програмами: два ПЕ модуля керування, ПЕ в обчислювальних модулях і два ПЕ в автоматичному компенсаторі перешкод. Описана архітектура ПОС і задіяні методи розпаралелювання дозволяють виконувати розробку програм завжди для одиничного процесора і кількість процесорів не впливає на процес розробки програм.

При цьому використовуються наступні конфігурації обладнання.

- при виконанні програм багатоканальної оптимальної фільтрації та порогової обробки кожен процесорний елемент в кожному обчислювальному модулі працює незалежно зі своєю внутрішньою пам'яттю;

- при виконанні програм формування в матриці відгуків оптимальних фільтрів зв'язкових областей елементів, які перевищили поріг, процесорний елемент з номером нуль в кожному обчислювальному модулі працює з внутрішньою пам'яттю всіх процесорних елементів на обчислювальному модулі як з єдиним масивом пам'яті;

- при виконанні програм керування і вимірювання координат процесорний елемент 2 в модулі керування працює з внутрішньою пам'яттю всіх процесорних елементів обчислювальних модулів і компенсатора перешкод і двохпортовою пам'яттю модуля керування як з єдиним масивом пам'яті. При цьому додатково ряд пристроїв ПОС розглядаються як програмно доступні регістри в карті пам'яті процесора керування;

- при виконанні програм введення/виведення інформації процесорний елемент 1 в модулі керування працює зі своєю внутрішньою і двохпортовою пам'яттю як з єдиним масивом пам'яті.

Описаний метод розподілу програм на окремі макроблоки, кожен з яких виконується на одному процесорі, дозволяє істотно скоротити трудомісткість і спростити розробку програмного забезпечення. Опишемо конвеєр завдань в розглянутому ПОС. У сучасних РЛС послідовні такти істотно відрізняються за

тривалістю, обсягом оброблюваної інформації і алгоритмах обробки. Організація конвеєра для цього випадку розглянута в [3]. У розробленому пристрої реалізований синхронний метод керування конвеєром, що характеризується тим, що затримка на будь-якому етапі конвеєра дорівнює максимальній тривалості T задіяних тактів зондування.

Часову діаграму конвеєра показано на рис. 3. Довжина конвеєра за даними становить три такти (етапи): один такт, що співпадає з тактом зондування, і два такти після зондування. На етапі 1 здійснюється прийом інформації від АЦП і розподіл її по обчислювальним модулям із записом у вхідні БЗП процесорних елементів. Виконання алгоритмів обробки проводиться на етапі 2 конвеєра. Обробка закінчується записом результатів в двохпортовий ОЗП в модулі керування та в пам'ять процесорних елементів.

На етапі 3 здійснюється виведення результатів з двохпортового ОЗП по каналу RS-485 і за допомогою послідовної передачі по лінк-портам процесорних елементів в перший процесор модуля керування з подальшою передачею по каналу Ethernet.

Необхідні запам'ятовувальні буферні пристрої, реалізовані у внутрішній пам'яті процесорних елементів. Команди переключення режиму надходять до початку такту роботи від керуючого обчислювального комплексу БФР. Підготовка до даного режиму проводиться під час попереднього зондування.

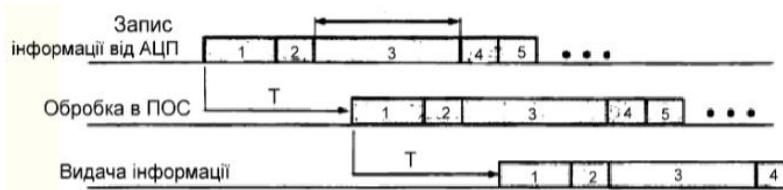


Рис. 3 – Часова діаграма конвеєра вирішення задач

Відповідно до розглянутих принципів створено чотири покоління програмованих процесорів обробки сигналів, призначених для вирішення завдань обробки сигналів в БФР. Проведені дослідження підтвердили ефективність використовуваних рішень. Розроблені ПОС не тільки забезпечують вирішення необхідних завдань в БФР розглянутого класу, але дають можливість проводити модернізацію алгоритмічного забезпечення без зміни апаратної частини пристроїв. Методика роздільного програмування процесорних елементів забезпечує простий інструмент такої модернізації [4].

Висновок

Отримані параметри відповідають очікуванім. Для вирішення задач частотно-часовою цифровою обробкою сигналу (ЦОС) в розглянутому класі БФР доцільно орієнтуватися на побудову апаратури на основі надвеликих інтегральних схем (НВІС) сигнальних процесорів, що дозволяють поєднувати високу продуктивність, багаторежимність і простоту модифікації алгоритмів. Важливим питанням є формат задіяних чисел. Для НВІС сигнальних процесорів типовими розрядності є 16 і 32. У досліджувальних класах БФР вимоги до динамічного діапазону оброблюваних сигналів досягають 100 дБ.

Для отримання таких значень 16-розрядного формату недостатньо. Тому доцільно використовувати 32-розрядний формат з плаваючою комою. Використання плаваючої коми одночасно дозволяє зняти з розробника трудомістке завдання масштабування чисел при виконанні алгоритмів. Оцінка користувальницької продуктивності за методикою роботи дає для радіолокаційних режимів величину порядку 10^{11} арифметичних операцій в секунду. Таку продуктивність на сьогоднішній день неможливо забезпечити на однопроцесорному пристрої.

Отже, ПОС необхідно проектувати у вигляді багатопроцесорного пристрою. Цей висновок не змінюється з часом, оскільки обсяг вирішуваних завдань зростає швидше, ніж збільшується продуктивність інтегральних схем. Характеристики ПОС дозволяють уніфікувати обладнання для ряду БФР при відповідному доопрацюванні програмного забезпечення описаного пристрою цифрової обробки радіолокаційних сигналів включаючи налагодження програмного забезпечення для однієї з РЛС.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Авдеев Н. И., Зайцев Г. В., Штешенко Я. А., Цыпин И. Б. Устройство преобразования сигналов ногофункционального радиолокатора // Весник ВКО. 2014. № 4.

2.Доброжанский А. П., Зазулина А. Б., Зайцев Г. В. Процессор обработки сигналов многофункционального радиолокатора // Вестник ВКО. 2014. № 4.

3.Зайцев Г. В. Класс весовых функций для спектрального анализа с высокой скоростью спада лепестков спектра и минимальным уровнем максимального бокового лепестка // Радиотехника. 2012. №1.

4.Цифровая обработка сигналов в многофункциональных радиолокаторах. Методы. Алгоритмы. Аппаратура. Коллективная монография / Под. Ред. Г. В. Зайцева. – М. : Радиотехника, 2015.

Васильківський Микола Володимирович – канд. техн. наук, доцент кафедри телекомунікаційних систем та телебачення, Вінницький національний технічний університет, м. Вінниця, e-mail: mvasylkivskyi@gmail.com

Мельничук Ольга Іванівна – студент групи ТКС-18мі, факультет інфокомунікацій, радіоелектроніки та наносистем, Вінницький національний технічний університет, Вінниця, e-mail: tkp14b.melnychuk@gmail.com

Антонюк Ганна Леонідівна — студент групи АРЗ-17мі, факультет інфокомунікацій, радіоелектроніки та наносистем, Вінницький національний технічний університет, Вінниця, e-mail: annaantonuik@gmail.com

Vasykivskyi Mikola V. – Ph.D., Senior lecturer of the Chair of Telecommunication Systems and Television, Vinnytsia National Technical University, Vinnytsia, e-mail: mvasylkivskyi@gmail.com.

Melnychuk Olga I. – student group TKS-18m, Faculty of Informatics, Radioelectronics and Nanosystems, Vinnytsia National Technical University, Vinnytsia, e-mail: tkp14b.melnychuk@gmail.com

Antoniuk Hannah L. — Department of Infocommunication, Electronics and Nanosystems, Vinnytsia National Technical University, Vinnytsia., e-mail: annaantonuik@gmail.com